

⑫ 公開特許公報 (A)

昭55—133574

⑬ Int. Cl.³
H 01 L 29/78
29/06
29/60

識別記号

庁内整理番号
6603—5F
7514—5F
7638—5F

⑭ 公開 昭和55年(1980)10月17日

発明の数 1
審査請求 有

(全 3 頁)

⑮ 絶縁ゲート電界効果トランジスタ

⑯ 特 願 昭54—41411

⑰ 出 願 昭54(1979)4月5日

⑱ 発 明 者 市川哲雄

東京都港区芝五丁目33番1号日
本電気株式会社内

⑲ 発 明 者 秀島研二

東京都港区芝五丁目33番1号日
本電気株式会社内

⑳ 発 明 者 佐藤秀吉

㉑ 発 明 者

武蔵野市緑町3丁目9番11号日
本電信電話公社武蔵野電気通信
研究所内

島田悠紀

武蔵野市緑町3丁目9番11号日
本電信電話公社武蔵野電気通信
研究所内

㉒ 出 願 人

日本電気株式会社

東京都港区芝5丁目33番1号

㉓ 出 願 人

日本電信電話公社

㉔ 代 理 人

弁理士 内原晋

明 細 書

1. 発明の名称

絶縁ゲート電界効果トランジスタ

2. 特許請求の範囲

高不純物濃度の一導電型の第一の電極取り出し領域と、該領域に接し設けられた、該領域より低い不純物濃度を有する第1の領域と、該第1の領域に接して設けられた逆導電型のチャンネル形成領域と、該チャンネル形成領域に接して設けられた一導電型の第2の領域と、該第2の領域に接して設けられた該第2の領域より高不純物濃度を有する一導電型の第2の電極取り出し領域とを有し上記チャンネル形成領域は凹部に臨み該凹の面上に絶縁ゲートを形成してなることを特徴とする絶縁ゲート電界効果トランジスタ。

3. 発明の詳細な説明

本発明は絶縁ゲート電界効果トランジスタにか

(1)

かり、とくに双方向動作が可能な絶縁ゲート電界効果トランジスタ(以下MOSFET)に関するものである。

第1図は従来から提案されているMOSFETであり、N型の高不純物濃度のシリコンよりなる半導体基体1の上に気相成長により低不純物濃度となるようにN型領域2が設けられる。そしてこの領域2にP型のチャンネル形成領域3、N型の高不純物濃度の拡散層4を拡散等により設ける。表面に酸化膜5を設け、金属電極部6, 7, 8を設けるが、ここで6は第1の電極部(T₁)、7は第2の電極部(T₂)、8はゲート電極(G)である。

このような従来のNチャンネルMOSFETにおいては、T₂⊕—T₁⊖の電位構成で、T₂に対し、Gを正電位又は負電位に変化させることにより、T₂⊕→T₁⊖方向の電流を制御することがなされる。しかるに最近、MOS装置の高速性の性質を生かしT₂⊕—T₁⊖方向一方のみならず、T₂⊕—T₁⊖方向も含めて両方向へ電流を流し、これをGへのバイアスにより高速で電力制御できる素子の

(2)

要求が強くなって来た。

しかし第1図のような従来のM.O.S.F.E.T.に於いては、 $T_1\oplus - T_2\ominus$ 方向へ電流を流すことはできても、 $T_1\oplus - T_2\ominus$ 状態でOFF特性を保持するPN接合9が、高濃度のN層4とPのチャンネル形成領域3とで形成され、濃度差から空乏層はチャンネル領域3に延び、一方M.O.S.F.E.T.の高性能性を決めるチャンネル長は必然的に短くするため、 $T_1\oplus - T_2\ominus$ でのOFF状態では簡単にパンチスルー状態となってしまふ。従ってGバイアスによる電力制御を行なうことができなくなる。勿論、 $T_2\oplus - T_1\ominus$ でのOFF状態ではチャンネル形成領域3と高不純物濃度1との間に空乏層が伸びるに充分な幅の低不純物濃度の2層を設けているので、 $T_2\oplus - T_1\ominus$ 電位状態はGバイアスにより電力制御を行なう事ができる。

本発明はこのような従来のMOSFETの欠点をなくし、 $T_1\oplus - T_2\ominus$ 、 $T_2\oplus - T_1\ominus$ 双方向の電力制御をGバイアスにより行なえる有効なMOSFETを提供

(3)

るように形成し、さらに領域19の内にN型で高不純物濃度となるN領域14を形成する。そして図のように表面よりN領域12に達するよう凹部を形成し、酸化膜15、金属電極16,17,18を形成する。ここで16は第1の電極部(T_1)、17は第2の電極部(T_2)、18はゲート電極部Gである。

次に本発明による双方向電力制御可能なM.O.S.F.E.T.の動作について説明する。

$T_2\oplus - T_1\ominus$ の電位状態では、従来のMOSFETと同様な動作する。すなわち、エンハンスメント型の場合について述べるとGに正電流が加わらないOFF状態では、PN接合20が電圧阻止接合となり、このPN接合は12が低不純物濃度でありかつ空乏層の拡がりに対し、さらに広く12を設ければ、高い阻止電圧を有することになる。又、ON状態では、Gに正電位が加わるとチャンネル形成層13にはチャンネルが形成されて電流が流れる。

一方、 $T_1\oplus - T_2\ominus$ の電位状態についても全く同様な原理で、電圧阻止PN接合はPN接合12となり、N

(5)

することである。

本発明の特徴は高不純物濃度の一導電型の第一の電極取り出し領域と、該領域に接し、該領域と同導電型で該領域より低い不純物濃度を有し、たとえば気相成長にて設けられた第一の領域と、該気相成長第一の領域に接して設けられた逆導電型のチャンネル形成領域と、該チャンネル形成領域に接し、たとえば気相成長で形成された一導電型かつ低い不純物濃度を有する第二の領域と、該第二の領域に接し同導電型の高不純物濃度の第二の電極取り出し領域とを有し、上記チャンネル形成領域は凹部に臨み該凹の面上に絶縁ゲートを形成してなる絶縁ゲート電界効果半導体装置である。

第2図に本発明の実施例によるMOSFETを示す。例えばN型の高不純物濃度のシリコンよりなる半導体基体11上に気相成長により低不純物濃度のN型領域12を形成し、この領域12に接してP型のチャンネル形成領域13を拡散等により形成し、領域13に接して気相成長、イオンインプランテーション等の方法によりN型領域19を低不純物濃度とな

(4)

型低不純物濃度層19を広くとることにより、高い阻止電圧を有することになる。又、ON状態についても $T_2\oplus - T_1\ominus$ 状態と同様にして $T_1\oplus = T_2\ominus$ へ電流は流れる。

以上により、MOSトランジスタの高速スイッチング特性を有し、双方向の電力制御が可能な、MOSFETを形成することができる。

4. 図面の簡単な説明

第1図は従来技術のMOSFETを示す断面図であり、第2図は本発明の一実施例を示す断面図である。

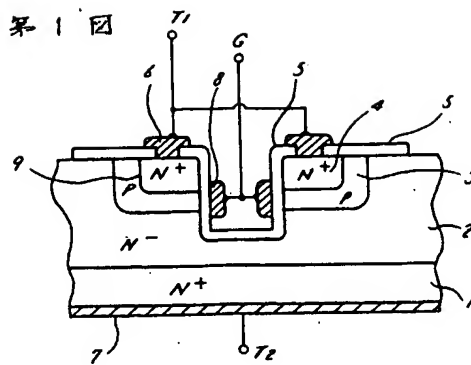
尚、図において、

1,11はN領域、2,12はN領域、3,13はP型チャンネル領域、4,14はN領域、5,15は酸化膜、6,16は第1の電極部、7,17は第2の電極部、8,18はゲート電極部、9,20,21はPN接合である。

代理人 弁理士 内・原 晋

(6)

第1図



第2図

